

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



2004年 4月19日 11時52分  
Searching PAJ

IPPS松本

No. 04681/2P. 30s

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-239969

(43)Date of publication of application : 25.09.1989

(51)Int.Cl.

H01L 27/16  
B41J 3/21  
H01L 31/12  
H01L 33/00

(21)Application number : 63-067546

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 22.03.1988

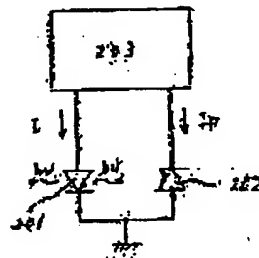
(72)Inventor : OSHIMA HIROYUKI

## (54) SEMICONDUCTOR DEVICE

## (57)Abstract:

PURPOSE: To obtain the same brightness even with an irregularity in a light-emitting element by a method wherein the light-emitting element composed of a compound semiconductor layer and a photodetector composed of a compound semiconductor layer and positioned so as to detect a beam from the light-emitting element are installed on an Si substrate and, in addition, a drive circuit used to make an optical output of the light-emitting element constant by using an output signal of the photodetector is installed.

CONSTITUTION: A light-emitting element 201 such as an LED or the like and a photodetector 202 such as a photodiode or the like are formed on a compound semiconductor layer which has been epitaxially grown on an Si substrate. During this process, a position of the element 202 is limited in an area where a beam of light from the element 201 can be detected. In addition, a drive circuit 203 composed of a MOSFET or the like is installed to be adjacent to these elements; a beam of light emitted from the light-emitting element 201 by a drive current I from the drive circuit is detected by using the photodetector 202; a photoelectric current  $I_p$  corresponding to the light intensity is applied to the circuit 203; the I is controlled in such a way that the  $I_p$  becomes constant; the optical output is kept always stable. By this setup, even when temperature is changed, the current  $I_p$  is made constant and a device is made long-lived as a whole.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

2004年 4月19日 11時53分  
Searching PAU

IPPS様本

No. 0468 2/2P. 31

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

2004年 4月19日 11時53分

IPPS様

No. 0468 P. 32

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-239969

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)9月25日

H 01 L 27/15  
B 41 J 3/21  
H 01 L 31/12  
83/007733-5F  
L-7612-2C  
H-7733-5F  
N-7733-5F

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭63-67546

⑰ 出 願 昭63(1988)3月22日

⑱ 発 明 者 大 島 弘 之 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑲ 出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

⑳ 代 理 人 弁理士 最 上 務 外1名

明 細 書

## 1. 発明の名称

半導体装置

## 2. 特許請求の範囲

シリコン基板上に設けられた化合物半導体層から成る発光素子と、該発光素子から発せられる光を受光しうる位置に配置された該シリコン基板内の受光素子と、該受光素子からの出力信号により前記発光素子の光出力を一定に制御する回路を有する該シリコン基板内の駆動回路を具備したことを特徴とする半導体装置。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体装置に関する。特に、発光ダイオード(LED)アレイとしては適なシリコン基板上の光電子回路に関する。

〔従来の技術〕

発光ダイオード(LED)は小型・低電圧な発光源として種々の分野に採用されてきている。特にLEDを一次元に複数個配列したLEDアレイは、高画・高解像度のページプリンタ発光源としてその発展が期待されている。

従来のLEDは、ガリウム・ヒ素(GaAs)基板の上にアルミニウム・ガリウム・ヒ素(AlGaAs)層やGaAs層などの単結晶層をエピタキシャル成長させ、これらにより形成されたPN接合に順方向電流を流して発光を得ていた。このLEDを複数個配列すればLEDアレイとなる。

〔発明が解決しようとする課題〕

しかし前述の従来技術は、GaAs基板やエピタキシャル層に含まれる結晶欠陥などにより、LEDの特性(特に輝度)が大幅にバラつき、画体差が大きいという欠点を有していた。特にLEDアレイでは、集積された複数のLEDが均一な特性を有することが要求され、輝度がバラつくことは致命的な課題である。

2004年 4月19日 11時53分

IPPS様

No. 0468 P. 33

特開平1-239969(2)

本発明はこのような課題を解決するものであり、その目的とするところは、発光強度のバラツキが極めて小さい半導体装置を提供することにある。

(課題を解決するための手段)

本発明の半導体装置は、シリコン基板上に設けられた化合物半導体層から成る発光素子と、該発光素子から発せられる光を受光しうる位置に配設された該シリコン基板内の受光素子と、該受光素子からの出力信号により前記発光素子の光出力を一定に制御する機能を有する該シリコン基板内の駆動回路を具備したことを特徴とする。

(実施例)

以下、実施例に基いて本発明を詳しく説明する。

第2図に本発明による半導体装置の基本構成図を示す。本発明の半導体装置はモノリシックに集積化された3つの基本要素から成る。シリコン基板上にエピタキシャル成長された化合物半導体層に設けられた発光素子(LEDなど)201と、

ヘテロ構造のLEDが形成されている。シリコン基板上から順にn-GaAsバッファ層104、n-Al<sub>0.1</sub>Ga<sub>0.9</sub>Asクラッド層105、GaAs活性層106、p-Al<sub>0.1</sub>Ga<sub>0.9</sub>Asクラッド層107、p-GaAsコンタクト層108がエピタキシャル成長されている。成長方法は各種あるが、有機金属気相成長法(MOCVD法)あるいは分子線エピタキシー法(MBE法)が適当である。製造方法はまずフォトダイオード層をシリコン基板内に適当な不純物を導入して形成した後、通常のプロセスによりMOSFETを作製する。駆動回路をCMOS(相補型MOS)で構成する場合には、p-Si基板内に作られるnウェルを、フォトダイオードのn層と兼用すればプロセスが簡略化される。各デバイス間にはSiO<sub>2</sub>109により分子分離されている。さらにフォトダイオード上にGaAsやAlGaAsを連続的にエピタキシャル成長させてLED層を形成する。全面に絶縁膜(SiO<sub>2</sub>、Si<sub>3</sub>N<sub>4</sub>など)110を堆積させた後、金属

シリコン基板内に設けられた受光素子(フォトダイオードなど)202と、同じくシリコン基板内に設けられた駆動回路203である。駆動回路から流れ出る駆動電流Iにより発光素子が発する光を受光素子が検知し、光の強度に応じた光強度I<sub>p</sub>を駆動回路に与える。駆動回路はI<sub>p</sub>が一定となるように駆動電流Iを制御し、常に安定した光出力を齎ることが出来る。具体的な駆動回路は、半導体レーザの場合に一般的に使用されているAPC(Automatic Power Control)回路と同様である。

第1図に本発明による半導体装置の断面構成図を示す。p-Si基板101の中に駆動回路に用いられるMOSFETとp-n接合によるフォトダイオードが形成されている。p-n接合のフォトダイオードを用いれば更に高速応答に資する。フォトダイオードのp及びn側の電位はシリコン基板101の電位とは無関係に設定できるように独立した端子102及び103が設けられている。フォトダイオードのシリコン面上にはダブル

配線を行えば可能となる。オーミックコンタクトを得るためには、Si系への金属配線とGaAs系への金属配線の材料を異なることが望ましい。Si系へはAlまたはAg-SiまたはAg-Si-CuなどのAl系金属111が適用されている。GaAs系へはCr/Ni/Au、Ni/Ge/Au、Cr/AuなどのAu系の金属112が適用されている。したがってデバイス側の配線は、Al系及びAu系の金属の接合により行われる。

第3図はLEDの駆動特性と発光強度の関係を示すグラフである。前述の如くLEDの特性は図体素が大きく、301、302、303のような特性のバラツキがある。従来は駆動電流Iを一定に保つためそれぞれの特徴に応じて発光強度はP<sub>1</sub>、P<sub>2</sub>、P<sub>3</sub>とバラつく。しかし、上記の本発明によれば、フォトダイオードで光強度を検知し、一定の光強度となるように駆動電流をI<sub>1</sub>、I<sub>2</sub>、I<sub>3</sub>と制御するので、いかなる特性のLEDでも所望の光強度Pを安定に齎ることがで

## 特開平1-239969(3)

る。

第4図は本発明による半導体装置をLEDアレイとして構成した場合のブロック図である。駆動回路403とLED404とフォトダイオード405の基本構成にMOSスイッチ406を加えたものを1ユニットとして、所望の数だけ一次元的に配列している。シフトレジスタ列401はスクートパルス(SP)の信号を順次送し、LEDの発光あるいは非発光のデータ(D)と共にラッチ列402へ順に送り込まれる。発光データが取り込まれると、次にデータが書きこまれるまでの間、MOSスイッチ406のゲートを開き、LEDを発光させる。このように構成されたLEDアレイは、1ビットごとに発光強度を一定に保つことができるため、全体としての輝度の均一性を極めて高めることができる。シフトレジスタ列401、ラッチ列402、駆動回路403、MOSスイッチ406がいずれも同じシリコン基板内に集積化できることはいうまでもない。

## 【発明の効果】

することができる。一般に発光素子は電流注入により発光を継続していると、時間と共に結晶欠陥が増大し、光強度が低下してくるが、本発明では、光強度が低下すると自動的に駆動電圧を増加させて一定の輝度を確保することができる。特にシリコン基板上にエピタキシャル成長した化合物半導体層は格子定数が整合しないために多数のミスマッチ欠陥を初期的に含んでいる。したがってシリコン基板上の発光素子は本発明の構成をとらないと、速く早く輝度の劣化が進む。換言すれば、シリコン基板上の発光素子を実現する上で本発明の特長効果を有すると言える。

第5に、必要となる回路をすべてシリコン基板内に集積化できるため、外部との接続端子数が少なく実装が容易である。従来のLEDアレイでは2000本から4000本ものワイヤボンディングが必要であったが、本発明によればわずか10本程度のワイヤボンディングで済む。

以上述べたように本発明は数多くの優れた効果を有するものである。

本発明は次のような数々の優れた特徴を有する。まず第1に、発光素子の光強度を空室に一定値に保つことができる。発光素子の特性にバラツキがあっても同じ輝度を得ることができるばかりでなく、環境条件(例えば温度)が変化しても一定の光強度を得ることができる。この特徴はLEDアレイのように複数個の発光素子を集積化した時に特に顕著である。

第2に、原理的にはいかなる特性の発光素子でも所望の輝度が得られるため、不良の発生が極めて少なくなり歩留り向上及び低コスト化に有利である。特にLEDアレイでは、1個のLEDの不良も許されないため効果が大きい。

第3に、シリコン基板を用いるために製造に有利である。シリコン基板の熱伝導率はGaAs基板約2倍大きく、発光素子のように大電流を流す素子にとって好適である。特にLEDアレイのように多数の発光素子を集積し消費電力が大きい用途では特に効果が大きい。

第4に、発光素子の発光強度の経時変化を防止

## 4. 図面の簡単な説明

第1図は本発明による半導体装置の断面構造図、第2図は本発明による半導体装置の基本構成図、第3図は発光素子の駆動電圧と発光強度の関係を示すグラフ、第4図は本発明の半導体装置をLEDアレイとして構成した場合のブロック図である。

以上

出願人 セイコーエプソン株式会社

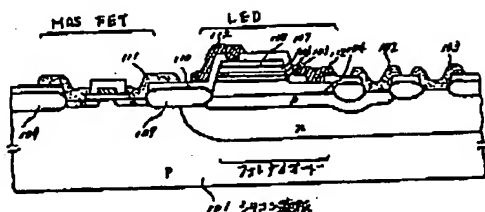
代理人 弁護士 森上 精(他1名)

2004年 4月19日 11時54分

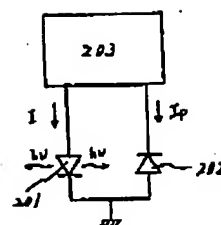
IPPS機本

No. 0468 P. 35

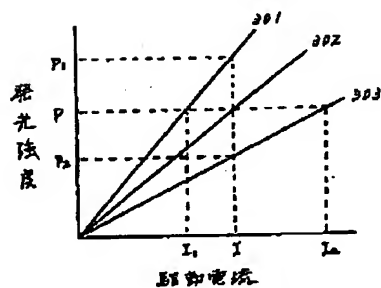
特開平1-239969(4)



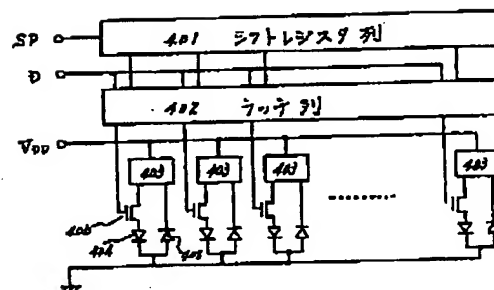
第 1 図



第 2 図



第 3 図



第 4 図